

**第1回 CSRN-Tokyo Workshop 2017**  
**「新しいスピントロニクス機能材料の開発とその物性制御」報告書**

**東京大学 工学系研究科 スピントロニクス学術連携研究教育センター (CSRN)**  
**吉田 博、田中 雅明**

上記ワークショップが2017年10月27日(金)～28日(土)、東京大学工学系研究科・本郷キャンパスにて開催されました。本ワークショップでは、単なる成果報告会ではなく、人工知能(AI)、IoT、量子コンピュータ、車の自動運転デバイス、巨大データ駆動型インフォマティクスなどに不可欠な省エネルギー・デバイスの実現のため、将来のスピントロニクス・デバイスの現実的な展開を視野に入れ、限られた時間の中ですが、自由で幅広い討論を通して、その時々々の解決すべき大きな目標に向かい基礎研究の立場から何を成すべきかを共に考え、スピントロニクス学術連携研究教育センターのネットワークを利用した共同研究や新しいプロジェクトの企画立案を行い、これらに立脚して現産業の強化や新産業の創成に繋げるスピントロニクス研究を活性化して行こうという高邁な目的で企画立案しました。

今回の第1回 CSRN-Tokyo Workshop 2017「新しいスピントロニクス機能材料の開発とその物性制御」では、次の3つの目的を掲げました。

- (1) 電界で磁氣的交換相互作用や磁気異方性を制御し、巨大物性応答を実現。
- (2) 最先端のCMOS半導体集積技術と融合するスピントロニクスの開発。
- (3) 新分野開拓と新規研究の方向性を議論し、有効な方向性と実践を模索。

これらの目的を達成するため、本ワークショップでは、次のような形式としました。

- (1) 司会者、講演者、参加者は協力して活発で建設的な議論を行い、新規な概念・理論、新しい実験、および、新しい研究の方向性を提案する。
- (2) 司会者と講演者は発言者と連携・協力し、コンパクトな報告書(各セッションごとにA4紙1～2枚)にまとめ、後日これらを参加者にHP上で配布する。
- (3) 参加者は、司会者、講演者と連携・協働し、活発で積極的な提案を行い、スピントロニクス研究の新しい方向性、新規マテリアル・新規デバイスの提案、および、それらのための共同研究に繋げる。

おかげで、WS中の討論時間帯、コーヒー・ブレイク、懇親会などを通して、活発な議論がなされ、積極的な研究提案や新規研究の方向性が明らかになり、新規スタートするプロジェクトや実施中のプロジェクト間においても多くの共同研究の提案や議論が行われました。多くの研究者は忙しく、余裕がなくなると、自分の発表の時だけ出席し、時間が来たら自分の持ち歌(論文発表済みの旧データのみ)を発表し、他の人の発表に対する議論やコメントもなく、すぐ帰って行くようになります。このような講演者が多い講演会やワークショップを“カラオケ講演会(ワークショップ) [注参照]”と呼ぶらしいのですが、そのような状況とはかけ離れた活発な議論、意見交換、新提案等が行われ、最後の総合討論まで殆どすべての参加者が出席するという盛会なワークショップとなりました。各セッションの司会者の皆様には大変なご苦勞をおかけし、まとめたいただいた報告書は次ページ以降に掲載してありますので、是非お読み戴き、研究の参考にし

ていただければ企画立案者としては望外の喜びです。今回のワークショップ第1回では、上記の材料物性とその機能を中心としたテーマを採択し開催しましたが、量子コンピュータ、人工知能(AI)、IoT、ニューロモルフィック・コンピューティング、インフォマティクス応用などスピントロニクス抜きでは現実的な省エネルギー化が難しい分野で、どのようなテーマを選択し、ワークショップを推進したらネットワークとしての成果があがり、コミュニティとしての有用であるか、将来取り上げる研究開発テーマに関するご提案やご意見をお聞かせいただければ、今後のワークショップ企画立案に大いに資することとなります。忌憚のないご提案やご意見をお待ちしています。

【註】“カラオケ講演会\* (ワークショップ)”：講演直前に参加し、他の人の講演はあまり聞かず、講演の準備(持ち歌の準備)に余念が無く、自分の講演(持ち歌講演)のみに集中し、他の人の講演に対する議論や質疑応答には積極的には参加せず、自分の講演が終わると慌ただしく帰って行く余裕のない学者の様相を揶揄して“カラオケ講演者”と呼ばれるようになった。報告者が最初にこのことばを聞いたのは故金森順次郎教授が国際高等研究所で主催した「物質科学とシステムデザイン」に関する研究会の時だったと記憶している。

## Session I 新物質と新機能の探索・開拓(1) 半導体系 報告書

東京工業大学工学院 電気電子系 ファム ナム ハイ

Session I では、東京大学工学系研究科のレデックアインの基調講演「狭ギャップ強磁性半導体とヘテロ構造の作製と機能物性」、東京大学物性研究所の中村壮智氏の講演「強磁性半導体-超伝導体接合における超伝導現象」、東京大学理学系研究科の坂本祥哉氏の講演「光電子分光、XMCD、第一原理計算からみた Fe ドープ強磁性半導体」および東京工業大学工学院の宗田伊理也氏の講演「強磁性半導体における価電子帯秩序の回復と量子サイズ効果による磁気異方性の制御」が行われた。

### □ (基調講演) 狭ギャップ強磁性半導体とヘテロ構造の作製と機能物性

(東大工学系研究科・レデックアインの)

まず、アイン氏による狭ギャップ強磁性半導体およびそのヘテロ接合の作製と機能物性に関するレビューが行われた。強磁性半導体は半導体の高速性と磁性体の不揮発性の特長を融合した物質であり、次世代の超低消費電力半導体デバイスの材料として有望であるという研究背景が説明された。しかし、これまで主に研究されてきた Mn ドープ強磁性半導体(Ga,Mn)As や(In,Mn)As は、1) p-型しか作製できないこと、2)キュリー温度が低く常温では強磁性にならないこと、3) キャリアが不純物バンドに滞在するためバンドエンジニアリングなどの応用が難しいこと、などの問題点があった。これに対して、磁性不純物として Mn の代わりに Fe を III-V 族に添加すれば、上記の問題点を解決できることが提案され、実際に 2012 年に世界で初めての n 型鉄系強磁性半導体(In,Fe)As が開発された。透過型電子顕微鏡法や 3 次元原子マッピング法による詳細な構造評価、磁気円二色性(MCD)分光法の測定から(In,Fe)As は Fe ナノ微粒子などを含まない真性な強磁性半導体であることが証明された。また、キュリー温度が電子濃度にも依存する「電子誘起強磁

性」も確認された。さらに、(In,Fe)As/p+InAs の江崎ダイオード構造におけるトンネル分光法によって、(In,Fe)As の伝導帯に 30-50meV 程度の明瞭なスピン分裂が観測された。(In,Fe)As は比較的高いキュリー温度 (~70 K) と大きな伝導帯のバンド分裂 (~48 meV) を示す最初の物質である。(In,Fe)As を含む量子ヘテロ構造を作製することもでき、(In,Fe)As を含む表面量子井戸構造において厚さ 40 nm までの量子井戸において量子閉じ込め効果による MCD スペクトルシフトが観測され、(In,Fe)As 中の電子は高い量子性を示すことが分かった。この特性を生かすデバイスとして、InAs/(In,Fe)As/InAs の量子井戸をチャンネルとした電界効果トランジスタが作製され、電界効果による電子の波動関数と(In,Fe)As 層との重なりを制御することによって、初めて「波動関数制御による磁性変調」が実証された。この方法により、従来の電界効果による磁性変調実験よりも 2 桁少ない電子変調量 ( $\Delta n \sim 10^{11} \text{ cm}^{-3}$ ) でもキュリー温度を 42% 変化させられたことから、超高速超低消費電力磁化変調技術への応用が期待できる。最後に、キュリー温度が常温に達した鉄系強磁性半導体として p 型(Ga,Fe)Sb および n 型(In,Fe)Sb の結晶成長と基本的な磁気特性が紹介された。これらの鉄系強磁性半導体は、常温で動作するスピンドायオードやスピンバイポラトランジスタなどへの応用が期待できる。

#### □強磁性半導体・超伝導体接合における超伝導現象 (東大物性研究所・中村壮智)

次に中村氏による Nb/(In,Fe)As/Nb の超伝導接合におけるジョセフソン効果に関する講演が行われた。最初に、超伝導体/強磁性体の接合に関するこれまでの研究として、超伝導体/ハーフメタル (CrO<sub>2</sub> など) 接合で Triplet Cooper 対を誘起した報告はあるものの、超伝導体/強磁性半導体の接合では成功例がない、という研究の背景が紹介された。その原因として、これまでの研究で接合に用いられた Mn 系 p 型強磁性半導体と超伝導体の間には大きなショットキーバリアが存在することが考えられる。今回の研究では、n 型(In,Fe)As を用いることで、この問題を回避でき、抵抗の温度依存性から、約 2 K 以下でゼロ抵抗が観測された。また、電流-電圧特性から臨界電流も確認できた。さらに、臨界電流の磁場依存性には接合の形状に対応した周期を持つ明瞭な振動が観測され、臨界電流がジョセフソン効果によるものであると確認された。また磁場依存性には磁場の掃引方向に応じるヒステリシスも観測された。これらの結果から、1  $\mu\text{m}$  の長距離にわたって強磁性(In,Fe)As 中をジョセフソン超伝導電流が流れることを確認できた。この距離は Singlet Cooper 対を仮定した場合の近接効果コヒーレンス長 (~3 nm) よりも遥かに長いいため、Singlet Cooper 対の浸入では説明できない。一方、Triplet Cooper 対であれば近接効果コヒーレンス長はおおよそ 120 nm であり試料サイズが実験的に臨界電流を観測可能な距離となるため、Triplet Cooper 対が流れていると考えられる。最後にこの現象を用いる新しい磁気センサーデバイスが提案された。

#### □光電子分光、XMCD、第一原理計算からみた Fe ドープ強磁性半導体

(東大理学系研究科・坂本祥哉)

次に坂本氏による光電子分光法、XMCD および第一原理計算を用いた Fe ドープ強磁性半導体 GeFe、(In,Fe)As および(Ga,Fe)Sb の電子構造および磁気特性に関する研究成果の講演が行われた。GeFe の光電子分光の測定により、フェルミレベルが Ge のバンドギャップ中にあることを

明らかにした。また第一原理計算から GeFe および(Ga,Fe)Sb において Fe の価数が 2+と予測された。一方、(In,Fe)As の XMCD の測定からキュリー温度よりも遥かに高い 250 K においても、200~300 $\mu_B$ の磁気モーメントを持つ超常磁性クラスターの存在を明らかにした。これらのクラスターはスピノーダル分解によって発生したものであり、ホスト半導体と同じ閃亜鉛鉱型結晶構造を保ち Fe の局所濃度が大きいことにより生じていると考えられる。また、それらのクラスターを何らかの方法で結晶全体に広げることができれば、室温で強磁性を示す(In, Fe)As も作製できると期待される。

#### □強磁性半導体における価電子帯秩序の回復と量子サイズ効果による磁気異方性の制御

(東京工大工学院・宗田伊理也)

最後に宗田氏により、トンネル分光法を用いた(Ga,Mn)As 量子井戸における価電子帯秩序の回復と量子サイズ効果による磁気異方性の制御に関する研究成果の講演があった。Mn 濃度が薄い常磁性領域では、Mn 濃度の増大に伴って価電子帯の乱れが大きくなり、(Ga,Mn)As 量子井戸の共鳴トンネル効果が弱くなるが、Mn 濃度が約 0.7%を超えて強磁性になると、共鳴トンネル効果が突然強くなることを見出された。この現象は、(Ga,Mn)As が強磁性になることによって、強磁性の不純物バンドとほぼ非磁性の価電子帯がエネルギー的に分離され、価電子帯の秩序が回復すると説明されている。また、トンネル分光スペクトルのバイアス依存性の測定から不純物バンドが二回対称、価電子帯が 4 回対称の磁気異方性を示すことを明らかにした。また、(Ga,Mn)As 量子井戸幅が狭くなると、価電子帯の 4 回対称成分が増大し、量子サイズ効果とバイアス電圧により磁気異方性が制御できることが示された。

今回の Session I の講演に共通するキーワードとして「量子効果」が挙げられる。特に強磁性半導体には大量の磁性原子が添加されているにもかかわらず、高い量子性を維持できることは特筆すべき特徴である。この「量子性」を生かすことができれば、強磁性半導体の持ち味を発揮できる様々な量子デバイスの実現が期待できる。また、鉄系強磁性半導体はすでに常温強磁性を実証できたことから、今後、常温で動作する半導体スピンドバイスへの展開が期待できる。

## Session II 「新物質と新機能の探索・開拓（2）金属系」報告書

東北大学 電気通信研究所 白井正文

Session II では、典型的な金属系スピントロニクス素子である面直電流型(CPP)巨大磁気抵抗(GMR)素子およびトンネル磁気抵抗(TMR)素子を取り上げ、その素子特性の改善もしくは最適化を目指した新物質の探索に関する基調講演 1 件と招待講演 2 件が行われた。すべての講演に共通する主題は、GMR 素子の中間層や TMR 素子の障壁層に用いられる非磁性材料の探索であった。

#### □(基調講演) ホイスラー合金と新規スペーサー層を用いた CPP-GMR のスピン伝導

(物質材料研究機構・中谷友也)

ビッグデータ時代を迎えてサーバー用の大容量磁気記録装置(HDD)の需要は今後さらに増加が

見込まれる。記録密度の持続的向上に向けて、熱アシストやマイクロ波アシストといったデータ書き込み技術の開発が進められているが、同時に再生ヘッドにも改善が求められている。記録密度 2 Tbit/in<sup>2</sup> を実現するために、再生ヘッドに用いられる磁気抵抗(MR)素子には、数十%以上の高 MR 比と同時に素子の面積抵抗  $RA$  を  $0.1 \Omega \mu\text{m}^2$  程度に最適化することが要求される。この要求性能を充たすために取組んでいる CPP-GMR 素子の研究開発について報告された。

一般に、CPP-GMR 素子の MR 比向上には、強磁性層内部と強磁性層/非磁性層界面における抵抗のスピンの非対称性の顕著な材料を探索する必要がある。そこでバルク抵抗の非対称性の観点から Co 系ホイスラー合金が着目され、界面抵抗のスピンの非対称性の観点からホイスラー合金とフェルミ面形状の整合性のよい Ag が非磁性中間層として用いられてきた。

まず、強磁性層に用いるホイスラー合金に関しては、合金組成の制御が重要であることが強調された。例えば Co-Mn 系ホイスラー合金では Mn サイトを占める Co 原子 (アンチサイト欠陥) を抑制するため Mn 過剰組成に対して高スピン偏極率の実現される。一方、Co-Fe 系ホイスラー合金では化学量論組成の方が高スピン偏極率を示すことが報告された。また、非磁性元素として Ge を含む多結晶ホイスラー合金では、低温 300°C アニールで高 MR 比が実現されており、バルク抵抗のスピンの非対称性は約 80% の値を示す。さらにホイスラー合金の下地層としてアモルファス CoFeBTa を用いると、ホイスラー合金の規則度が改善され、MR 比が増大することが報告された。

次に、CPP-GMR 素子の面積抵抗  $RA$  を最適化するために、非磁性中間層に透明導電酸化物を用いた研究が紹介された。中間層にアモルファス In-Zn-O (2 nm) を用いることで  $0.1 \Omega \mu\text{m}^2$  程度の  $RA$  を実現すると共に、従来の Ag 中間層に比べて MR 比を増大させることに成功した。この MR 比の改善は、界面での抵抗のスピンの非対称性が向上したことを示唆しているが、その機構については不明である。また、ホイスラー合金電極と Ag/In-Zn-O/Zn 中間層からなる素子において  $RA$  の最適化と MR 比の増大が実現できると報告された。この素子の微細構造観察から、中間層は結晶化しており、Ag が不均一に分布していることが明らかにされた。

結論として、ホイスラー合金電極と透明導電酸化物中間層を用いた CPP-GMR 素子において、記録密度 2 Tbit/in<sup>2</sup> 実現に必要な要求性能を充たすことが示された。ホイスラー合金 CPP-GMR 素子の温度上昇に伴う急激な MR 比の低下を改善することが残された最大の課題である。

#### □ ホイスラー合金系 CPP-GMR 素子における新規材料の探索 (東北大金属材料研究所・窪田崇秀)

前の基調講演に引き続いて、HDD の再生ヘッドに用いられる CPP-GMR 素子の MR 比向上を目指した研究成果について報告された。

まず、Co 系ホイスラー合金を強磁性層に用いた CPP-GMR 素子の中間層として、Ag の替りに Ag-Mg 合金を適用することが試みられた。その結果、 $L1_2$  型  $\text{Ag}_3\text{Mg}$  合金を中間層に用いることで室温において 60% を超える MR 比が得られた。この実験結果は、Co 系ホイスラー合金と  $\text{Ag}_3\text{Mg}$  のフェルミ面形状の整合性が Ag の場合よりよいという第一原理計算の結果とよく対応している。しかし、実験で得られた素子の面積抵抗  $RA$  は、Ag よりも  $\text{Ag}_3\text{Mg}$  を中間層に用いた素子の方が大きくなり、理論予測と矛盾する。透過電子顕微鏡による観察の結果、 $\text{Ag}_3\text{Mg}$  中間層の方が界面での平坦性が良好であり、界面付近での原子の相互拡散も抑制されており、この急峻な界面が MR 比改善の一つの要因であると考えられる。界面に極薄の別の材料を挿入するなどして界面を

修飾することにより、MR 比のさらなる向上を目指すという方針が示された。

次に、ハーフホイスラー合金 NiMnSb を用いた CPP-GMR 素子について報告された。中間層に NiMnSb と格子整合性のよい Ag を用いた素子において、室温で初めて MR 特性 (MR 比 8%) が観測された。透過電子顕微鏡による観察の結果、ハーフホイスラー合金の空孔サイトの一部を原子が占めていることが確かめられており、この侵入型不純物が NiMnSb のスピン分極率を低下させている可能性が指摘された。今後、NiMnSb の構成元素を部分的に他の元素で置換して結晶構造の安定性を高め、侵入型不純物濃度を抑制することが提案された。

#### □ 第一原理計算による磁気抵抗素子の新バリア材料の探索 (京都工繊大・三浦良雄)

従来の MgO に替わる新しい障壁材料を用いた TMR 素子におけるスピン依存伝導の第一原理計算の結果について報告された。

まず、太陽電池材料として知られている化合物半導体 CuInSe<sub>2</sub> (CIS) と CuGeSe<sub>2</sub> (CGS) を障壁層に用いた TMR 素子に着目した。これら化合物半導体は MgO に比べてエネルギーギャップが小さいため、TMR 素子の面積抵抗 RA の低減が期待できる。これら化合物半導体のバンド構造を計算することで、 $\Delta_1$  対称性をもつ電子の優先的に透過することが確かめられた。実際に Fe/CIS/Fe および Fe/CGS/Fe 接合に対して計算された MR 比と RA の値は、Cu(In,Ga)Se<sub>2</sub> 障壁 TMR 素子における実測値と矛盾しない結果となった。さらに Fe/CIS および Fe/CGS 界面において、Fe/MgO 界面の約 1.5 倍の強い垂直磁気異方性が得られることを見出した。今後の実験検証に期待したい。

次に、スピネル MgAl<sub>2</sub>O<sub>4</sub> 障壁 TMR 素子におけるトンネル伝導のバイアス電圧依存性について報告された。非平衡 Green 関数法を用いた計算の結果、Fe/MgAl<sub>2</sub>O<sub>4</sub>/Fe 接合の MR 比のバイアス電圧依存性は、Fe/MgO/Fe 接合に比べて極めて緩やかであることが確かめられた。両者の違いは、MgAl<sub>2</sub>O<sub>4</sub> の単位胞が MgO より大きいことにより、強磁性電極 Fe のバンド構造の折り畳み効果に起因していることが指摘された。ただし、MR 比のバイアス電圧依存性を定量定期的に議論するためには、格子振動やスピン波によるトンネル電子の非弾性散乱過程を考慮する必要がある。

### Session III シリコン (IV 族) CMOS デバイスの現状と将来 報告書

東京大学工学系研究科 CSRN, 電気系工学専攻 田中雅明

Session III では、東京大学生産技術研究所・小林正治先生により、Present status and future prospects of Si-based CMOS devices (シリコン CMOS デバイスの現状と将来展望) と題する特別講演が行われた。

#### □ (特別講演) Present status and future prospects of Si-based CMOS devices (シリコン CMOS デバイスの現状と将来展望) (東大生産技術研究所・小林正治)

まず、シリコン CMOS テクノロジーの現状についての説明があった。半導体産業については、日本では企業の経営不振など暗い話題がたびたび報道されるが、世界全体では 3000 億ドルの市

場規模となっており、平均で見ると常に 7%の成長を見せていること、2016 年以降の直近では特に成長率が高く 21%と見込まれていることから、半導体は成長産業であり続けている。この成長を駆動してきたのは、微細化の進展であり、最先端の CMOS テクノロジーはすでに 14nm の技術がすでに製品 (CPU) に入っており、研究開発レベルでは 10nm、7nm を視野に入れている。根幹であるシリコン MOS トランジスタの構造は、昔は教科書に載っているプレーナ型であったが、現在では SOI 基板を使う技術も定着し、最近では立体構造の Fin FET、さらに将来的にはナノワイヤ構造のトランジスタに移行することが予想される。チャネル材料も単純な Si ではなく、歪 Si の NMOS と歪 SiGe の PMOS を導入しているメーカーもある。リソグラフィー技術においては、従来はプロセスが複雑でコストもかかるマルチパターンングが使われていたが、2017 年に ASML によりスループットが高い EUV リソグラフィー装置の開発に成功したとの発表があり、微細化がさらに進む目途が立った。

次に、CMOS テクノロジーを象徴する言葉である「テクノロジーノード」とは何を意味するかについて説明があった。テクノロジーノードは、ゲート長が短くなれば短くなるが厳密にはゲート長を表しているわけではなく、配線を含めたトランジスタのサイズに関連しており、実際には最下層のメタル配線のハーフピッチとほぼ同じ値である。テクノロジーノードは、世代ごとに面積を半分にするという要請から線分はルート 2 分の 1 となるので、90, 65, 40, 32, 22, 14, 10, 7, 5 nm と進んでいる。実際に SRAM のセルサイズは、世代を進むにつれて着実に指数関数的に縮小している。

続いて、半導体ロードマップの現状についての解説があった。1992 年から 2015 年までは、米国が主導、ヨーロッパ、日本、韓国、台湾が参画して、ITRS (International Technology Roadmap for Semiconductors) を作成し、シリコン CMOS の微細化のためのガイドラインを策定してきた。この米国主導の ITRS は 2015 年を最後に役割を終えることになった。その理由は、半導体メーカーの数が限られてきたこと、費用対効果の減少により各社が独自路線を採るようになったこと、などによる。一方、ロードマップは半導体技術を今後も発展させていくための指導原理として重要であるとの認識から、米国主導でない形で新たに IRDS (Int'l Roadmap for Devices and Systems) として再出発し、2016 年版のホワイトペーパーが公開されている (<http://irds.ieee.org/>)。今後は微細化技術に加えて、システム・アプリケーションの視点からの指導原理や、新しい材料・デバイスの指針等も活発に議論されていくであろう。

さらに、シリコン CMOS トランジスタ技術の現状と将来展望 (2030 年ごろまで) についての話があった。まず動作速度は、プレーナ型ではゲート長のスケールリングが進まず横ばいであったが、Fin FET の導入によりゲート長の縮小に目途が立ちサブスレシヨルド特性の改善から速度の向上が今後も予測される。スイッチングエネルギーについては、微細化と低電圧化により今後も減少が予想される。もう 1 つの重要な指標であるサブスレシヨルド係数は、従来の CMOS トランジスタでは 60mV/dec が物理限界であるが、近年、その物理限界を突破する技術が次々と出てきている：その一つはトンネル FET、もう一つは小林研で研究している負性容量トランジスタなどである。これらの技術が 2020 年以降に利用可能になればサブスレシヨルド係数は 40~20 まで下がると予想される。今後のシリコン CMOS トランジスタの構造については、Fin FET の次はナノワイヤまたはナノシート、さらにその後は、トランジスタ単体の微細化ではなく三次元集積や

垂直型トランジスタによって集積度を向上させる方向になるであろう。今後の見通しとして、動作速度とエネルギーの観点では今後しばらく改善してゆくが、その改善は緩やかになってゆく。低消費電力は経済的にも社会的にも重要であり、そのために低電圧化は必須となる。2030年頃がシリコン CMOS トランジスタ技術の節目となる。その後は微細化によらない新しいコンピューティング技術による価値創造が重要になってくるであろう。

IoT の時代においては、ハイパフォーマンスだけでなく、エッジ側の低消費電力デバイス技術も重要になる。IoT デバイスは様々な形をとるが、その中枢部分はシリコン CMOS トランジスタで構成される LSI チップになる。IoT デバイスのマーケットは非常に大きく、2018年には半導体市場の半分を占めると予想される。現在の商用のデバイスは 10~100uW 程度の電力を消費しているが、IoT では 1/10~1/100 程度の低消費電力化が望まれる。IoT デバイスは、実際はほとんどの時間休止していて、たまに必要な時にセンシング、データ処理・通信を行うという間欠動作をとり、アクティブ率は基本的に低い。よって IoT デバイスの消費電力を下げるにはリーク電流を下げるのが重要となる。その方法として、1) 電流オンオフ比の高いトランジスタを導入することで、オン電流を犠牲にせずにリーク電流を削減する、2) トランジスタはそのまま IoT デバイス内のモジュールをできる限り電源オフにしておく、がある。2) のためには電源オフの前に前の状態を保持しておき、電源オン時に保持していた状態を復帰させてオーバーヘッドなく復帰することが重要になる。これはいわゆるノーマリーオフコンピューティングである。1) の方法として、高い電流オンオフ比を実現する SOTB トランジスタ、2) のノーマリーオフコンピューティング技術を実現するための強誘電体を用いた不揮発性 SRAM について紹介された(小林研の研究成果)。

以上のように、シリコン (IV 族) CMOS デバイスの現状と将来について、ご自身の研究成果も含めてわかりやすく明快な内容の講演をしていただき、主な聴衆であるスピントロニクス of 研究者にとって非常に有意義であった。われわれが行っているスピントロニクスの基礎研究や応用技術が、①急速な発展を遂げている CMOS 技術、②IoT 時代における低消費電力デバイス、③2030年以降の微細化によらない新しいコンピューティング技術による価値創造、に様々なレベルで貢献できるチャンスは大いにあるのではないかとと思われる。

#### Session IV 電界による磁性の制御 報告書

阪大基礎工 三輪真嗣

##### □(基調講演)金属薄膜の電圧効果の進展 (阪大基礎工・鈴木義茂)

鈴木先生からは電圧効果のレビューと最近の鈴木グループから進展報告が行われた。まず電圧効果研究の動機として MRAM の駆動原理として電流磁場やスピン流トルクに代わる手法として電圧磁気異方性変化に注目が集まっていることの紹介があった。次に電界効果の歴史の紹介として1884年の P. Curie による電気磁気効果の提案から GaMnAs での  $T_c$  変調(2000年)や磁化反転(2003年)、そして金属薄膜の磁気異方性変調(2007年イオンゲート、2009年 Fe/MgO、2012年高速動作の実証)が紹介された。特に室温高速動作・高書換え耐性・Si プロセス親和性等の要請により強磁

性金属の磁気異方性変調に興味が集まっているとのことである。

次に鈴木グループの最近の進展として磁気異方性変化の機構の説明があった。過去の報告を整理すると 5000 fJ/Vm 超の大きな電界効果は酸化還元反応やチャージトラップに起因していること、Fe/MgO 等で報告されている 100 fJ/Vm 程度の小さい電界効果は純粋に電子的に起こっている可能性があるとの指摘があった。そしてこの Fe/MgO 等の電界効果の機構としては電界による金属原子の電子増減である軌道磁気モーメント機構と電界による電気四極子の誘起による  $T_2$  項機構で説明できることが Fe/Co/MgO 及び Fe/Pt/MgO に対する X 線磁気円二色性(XMCD)分光と第一原理計算により示された。また交換相互作用の電界変調として Co を用いた  $T_c$  変調(2011 年)、理論検討(2015 年)の紹介のあと、磁気トンネル接合のスピン波モードの電界変化を精査すると交換相互作用の変調度が定量的に評価できるとの報告があった。スピン波分光を使った反対称交換相互作用(Dzyaloshinskii-Moriya 相互作用)に対する電界効果の紹介も行われた。

最後に、半導体でのプレナー構造から FinFET への技術的進化のような進展により金属系の進展が今後も期待できること、そして脳型演算へのスピンドバイス応用等への期待が報告された。

#### □磁気異方性・交換相互作用・キュリー温度に対する電界効果 (京大化研・小野輝男)

小野先生からは主に Co の  $g$  値や  $T_c$  に対する電界効果、Co/Pt の XMCD 信号に対する電界効果の報告があった。 $g$  値の電界効果に関しては、まず Pt/Co/MgO では電界により一次と二次の磁気異方性が両方とも変調されることが説明された。更に膜厚依存性と電界依存性を比較すると、磁気異方性変化と  $g$  値変化の比率が両方で 4 倍異なるとの結果が紹介された。Pd/Co/Pt/MgO の XMCD 信号に対する電界効果の話題では、Pt の磁気モーメントが電界で変調されること、そして電界による化学反応の影響が非常に小さいことが報告された。

最後に Pt/Co/MgO の  $T_c$  に対する電界効果が報告された。磁気モーメントと同様に  $T_c$  もスレータポーリング曲線で考えることができるが、実験の  $T_c$  電界変化の符号と電界により予想される電子蓄積度変化による  $T_c$  変化の符号が逆であるとの指摘がされた。これは電界に対して Co の 4s 軌道の電子密度は電界と対応するが、3d 軌道の電子密度変化が 4s と逆であることが要因である。更に実験により Co 原子全体の電子数増に対して exchange stiffness が確かに増大することが示された。Co の膜厚は 0.2 nm と非常に小さいが、3D イジングモデルで説明できるとの議論もあった。

#### □Co/Pt をベースとした積層構造における磁性的電界効果 (東大工学系研究科・千葉大地)

千葉先生からは主に Co の電界効果が報告された。最初に電界による磁気異方性変化と保持力変化は必ずしも一致せず、磁化反転がニュークリエーションか磁壁移動のどちらで律速されるかで決まるとの説明があった。次に温度を変化により電界磁気異方性エネルギー変化の符号逆転が紹介され、磁気異方性と  $T_c$  変化の両方を考えると説明できることが紹介された。またイオン液体ゲートを用いると電子欠乏バイアスでは酸化還元反応が起きる可能性があるものの、電子蓄積バイアスでは純粋に電子的な効果を議論できるとの報告があった。

更に Co を酸化させて HfO<sub>2</sub> 誘電体を使うと電界効果が増大すること、HfO<sub>2</sub> の成膜条件次第で電界効果の種類が変化すること、Pd を挟むとゲートにイオン液体を用いても化学反応を抑制できること、Pd 挿入により低温で 1000fJ/Vm を超える非線形な巨大電界効果が生じること、Pt 挿入の場

合は電界効果が線形だが低温で 300 fJ/Vm 以上になること、基板を変えると電界効果の温度依存特性が変わるため電界効果に対して歪が重要であること等の様々な報告が行われた。

#### □磁化ダイナミクスと電界効果（東北大材料科学高等研究所・松倉文礼）

松倉先生からはスピントロニクスデバイスとして高性能かつ実用材料の CoFeB/MgO 系を用いた電界効果の報告が行われた。実用デバイスに近い小さな CoFeB/MgO 磁気トンネル接合ではニュークリエーションによる磁気共鳴モードへの影響や磁化反転への影響を議論できる。このように実用レベルの小さな素子だからこそ観測できる新たな局面や課題の報告があった。

最初に膜が 1 nm 程度と薄い垂直磁化膜の CoFeB ではダンピング定数の電界変調が観測されるとの報告があった。次に磁気トンネル接合の強磁性共鳴では高パワー入力下で非線形な強磁性共鳴が見えるとの報告がなされた。最後にキッテルモードに加えてスピン波励起が見えること、これを用いた exchange stiffness の電界変調に関する報告があった。

#### □Ge ベース強磁性半導体の第一原理計算（阪大基礎工・福島哲也）

福島先生からは最初に阪大 CSRN のミッションがマテリアルデザインであること、具体的には新規なホイスラー物質、希薄磁性半導体、大規模 DFT 計算(KKR nano を使用)、高効率太陽電池の設計がミッションであり、各トピックスに対する報告があった。

次に Ge ベース強磁性半導体に関する理論研究の報告があった。動機は Mn や Fe を Ge にドーピングすると実験で 400 K を超える Tc の報告があるが、ミクロな構造が不明であるためである。まず計算手法として LDA のみでなく VPSIC 法の利用により、実験と合う電子状態が得られるとの報告があった。結果として Ge に V・Cr・Mn を入れると反強磁性的な交換相互作用になること、そして Fe・Co を入れると強磁性的な相互作用を得られることの説明があった。更に Ge: Mn の相安定性を評価するとランダムフェーズの GeMn に Ge<sub>3</sub>Mn<sub>5</sub> や Ge<sub>8</sub>Mn<sub>11</sub> といった他のフェーズのクラスターが存在し、このクラスターが高い強磁性転移温度の要因であるとの説明があった。一方で Ge:Fe では他の析出相は存在しないが、温度上昇にともないスピノーダル・ナノ分解により Fe 濃度の濃淡ができることが Tc 増大につながっているとの興味深い報告がなされた。

## Session V スピン注入/検出/輸送、スピndeデバイス 報告書

東京大学工学系研究科 中根了昌

Session V では、強磁性ソースドレイン電極と半導体チャネルからなるデバイスにおけるスピン偏極キャリアの注入/検出/輸送に関する基調講演 1 件と招待講演 4 件が行われた。この研究テーマでは様々な半導体材料が利用されており、各々の材料特性を活かした目的や結果の講演があった。また、本研究テーマの最終目的はキャリアスピン自由度を活用した高性能新規スピン機能伝導デバイスの実現、特にその大きな磁気抵抗効果を得ることは共通であることから、講演内容には研究テーマ全体の今後の進展に重要な知見を与えるものが多数あった。

□ (基調講演) 半導体スピン流物性研究の過去・現在・未来 (京大工学研究科・白石誠司)

前半では、近年の 10 年間における強磁性ソースドレイン電極と半導体チャネルからなるデバイスにおけるスピン偏極キャリアの注入/検出/輸送に関する主だった研究についてレビューがなされた。非局所測定法によるスピバルブ効果の取得、半導体中のキャリア伝導電子スピン歳差運動による Hanle 信号の取得、それらのシグナル強度の整合性や Hanle 信号の理論との整合性によって、スピン信号の基本的な解析手法はほぼ確立されたといえる。

後半では、ご自身の研究内容である Si チャネルと Fe/MgO/Si トンネル接合を用いた実験結果について紹介がなされた。Si チャネルとしては、リンをヘビードーピングした n 型基板を用いた実験結果から、ゲート変調を可能とするライトリードーピングの基板を用いたスピン電界効果型トランジスタの実験結果まで、幅広く紹介がなされた。これらの中で、三端子や四端子の測定手法を駆使して、Si 中でのスピン偏極電子の散乱過程がどのような機構であるのか実験と理論との整合性と合わせて議論がなされ、その理解が進展していることがわかった。その中で現在不明な機構は、電界効果型トランジスタにおいてゲート電界強度の増加によりスピン拡散長が短くなることであり、さらなる理論の提案や実験検証が必要であることが紹介された。

最後に、この研究テーマの今後の進展として、伝導電子のスピン偏極率の向上について議論がなされた。そのためには、スピン偏極率の高い強磁性金属をスピン注入/検出源に用いること、注入/検出の接合において MgO 以外のトンネル障壁を用いながら且つ低寄生抵抗を実現することが重要ではないか、と提案がなされた。

□ ゲルマニウムスピントロニクスにおける高品質ヘテロ接合の重要性と課題

(阪大基礎工・浜屋宏平)

Ge チャネルとエピタキシャルホイスラー合金/Ge ショットキー接合を用いたスピン注入/検出/輸送についての実験結果について講演がなされた。ハーフメタルであるホイスラー合金  $\text{Co}_2\text{FeSi}_x\text{Al}_{1-x}$  は、格子整合の良さから Ge(111) 基板上にエピタキシャル成長が可能であり、その良好な界面と低ショットキー障壁高さの特徴を生かした研究が進められている。スピン注入/検出源におけるショットキー接合は Resistance-Area product (RA) が  $0.3 \text{ k}\Omega\text{m}^2$  であり、これは他グループのトンネル接合スピン注入/検出源に比べて 1-2 桁低いため高い出力電流を得られるというメリットがある。非局所四端子測定により明瞭なスピバルブ信号と Hanle 信号が得られている。これらから見積もられたヘビードーピング n 型 Ge チャネル中での伝導電子のスピン緩和時間は同程度のドーピング濃度を持つ Si に比べて短いことが明らかとなったが、スピン緩和時間の温度依存性の傾向から、スピン散乱の要因は伝導帯の谷間散乱が支配的であることが示され、Si も Ge も同様のスピン緩和メカニズムで説明されることが紹介された。また、透過型電子顕微鏡像によって特徴づけられる良好な界面をアニールにより意図的に劣化したところ、半導体中の電子スピン偏極率が著しく低下することが示され、スピン注入/検出源とチャネル界面品質が重要であることを示された。これは、半導体スピントロニクス素子におけるスピン注入効率向上の為に重要な知見である。さらに、縦型 CoFe/Ge/Fe<sub>3</sub>Si 構造の作製により、p 型 Ge チャネル中のスピン伝導を世界で初めて室温で検出した結果が紹介され、スピン緩和時間が n 型に比べて 3 桁短いこ

とが見積もられた。

最終的に、これらの電氣的なスピン注入・検出手法から、n型 Ge と p型 Ge 共に室温のスピン緩和時間やスピン拡散長を明らかにしており、スピントロニクス技術と次世代の CMOS チャンネルとして期待される Ge の融合の可能性を提示している。

#### □化合物半導体への高効率スピン注入とスピン輸送特性

(北大学情報科学研究科・植村哲也)

III-V 族化合物半導体 GaAs チャンネルとホイスラー合金 (Co-rich  $\text{Co}_2\text{MnSi}$ ) とのショットキー接合を用いたスピン注入/検出/輸送の実験結果について講演がなされた。GaAs はスピン軌道相互作用が強く、注入されたスピン偏極電子が核スピンと相互作用を行う。これを利用した核スピンの電氣的検出について特に詳細に発表がなされた。まず、通常の四端子測定と同じく面内と面直の各磁場に対してスピンバルブ信号と Hanle 信号を取得することにより、ホイスラー合金が面内 1 方向に容易軸を持ち、デバイス中心部にある 2 つの隣接強磁性電極の磁化方向の平行/反平行が実現してスピン注入/検出/輸送が行われていることを確認した。次に、面に垂直方向からすこし傾けた DC 磁場と面内 1 方向 RF 磁場を用いて非局所 Hanle (oblique Hanle) シグナルを取得することにより、核スピンの検出をおこなった。非局所信号は RF 磁場の印加時間 (duration) に対して  $T_2^{\text{rabi}}$  周期の明瞭なラビ振動を示した。これから見積もった  $^{69}\text{Ga}$  intrinsic スピン緩和時間 ( $T_2$ ) から  $\pi/2$  と  $\pi$  パルスに相当する duration を算出し、それを用いてスピネコー測定をおこなった。結果として  $T_2$  は他グループの報告値と良い一致を示し、 $T_2^{\text{rabi}} \sim 2T_2$  の関係から inhomogeneous な効果が低いことが示され、非常に感度の高い測定法であることが示された。

また、III-V 族化合物半導体ベースのヘテロ構造において、ゲート電圧をプラスにしてチャンネル抵抗率を減少させると、GaAs 中の電子スピン偏極率は上昇するもののスピン緩和時間は逆に下がるという結果が得られており、広く用いられている理論では説明ができないことが明らかとなった。これに対してはさらなる理論の提案や実験検証が必要である。これらの他にも高移動度 GaAs チャンネルを通した磁気抵抗において興味深い結果が紹介された。

#### □ワイドギャップ半導体酸化ガリウムを用いた新規スピデバイス開発

(産業技術総合研究所・齋藤秀和)

縦型スピン電界効果型トランジスタの実現を最終目標に、スピネル型結晶構造の半導体  $\gamma\text{-Ga}_2\text{O}_3$  を非磁性チャンネル層にもつエピタキシャル  $\text{Fe}/\gamma\text{-Ga}_2\text{O}_3/\text{MgO}/\text{Fe}$  接合構造の  $\text{MgO}(001)$  基板上への結晶成長と、二端子縦型伝導素子における磁気抵抗について講演がなされた。単斜晶系  $\beta\text{-Ga}_2\text{O}_3$  はワイドギャップ半導体として研究がおこなわれているが、本研究では Fe との結晶系と格子整合の観点やスピンフィルター効果の発現を期待して  $\gamma$  相が用いられている。特に結晶成長について詳細に報告がなされた。MgO 基板上にエピタキシャル成長した下部 Fe 層上に直接  $\text{Ga}_2\text{O}_3$  をエピタキシャル成長した場合には接合はオーミック特性となり、非磁性 Fe-Ga-O の形成が示唆された。これを防ぐ目的で下部 Fe 層上に極薄エピタキシャル MgO 層を成長して、その上に様々な結晶成長条件が試行された。高速反射電子回折 (RHEED) 像と等価型電子顕微鏡 (TEM) 像を評価法にもちいて良好なエピタキシャル膜が得られたのは、アモルファス  $\text{Ga}_2\text{O}_3$  層を堆積した後に酸素

雰囲気中でアニールすることによる固相成長法であった。TEM では急峻なヘテロ界面を持ち、Ga:O はおよそ 2:3 であった。縦型伝導二端子素子では、磁気抵抗比が低温で 125%、室温で 92% が得られており、トランジスタ素子への進展が非常に期待できる内容であった。

□ シリコンへのスピン注入と検出：現状の理解と課題 (東大工学系研究科・佐藤彰一)

はじめに、この分野におけるユニバーサルな論理構築をおこない、これまでの実験結果を深く理解すると共に、半導体中での電子スピン偏極率やスピン緩和時間といった重要パラメータをスピン依存シグナルから適切に見積もる方法について報告がなされた。重要な知見として、スピン注入/検出電極の面内形状と大きさ、チャンネル材料の深さ方向膜厚、によってスピン依存シグナルの大きさは変化するため、それらの形状効果を取り入れた理論式をフィッティングに用いなければ重要パラメータが過大見積もりをされるということであった。またそれらは、スピン注入・検出のバイアス方向、三端子・四端子測定の違いであるか、にも依存して変化することが報告された。

次に、半値半幅の広い Hanle 信号について、強磁性電極/トンネル接合界面における磁性不活性層の寄与するモデルが紹介された。実際に Si チャンネルと Fe/Mg/MgO/Si トンネル接合を用いた三端子測定の実験結果について紹介がなされた。Mg 挿入層が無い場合には半値半幅の広い Hanle 信号のみがえられ、Mg を挿入した場合には半値半幅の広い Hanle 信号と半値半幅の狭い Hanle 信号 (本当のスピン注入信号) が重畳した信号が得られた。同様の Fe/Mg/MgO/Si 構造をもつサンプルの磁化測定において Mg を挿入した場合は飽和磁化が劣化していないことから、理論の妥当性が示された。また、同様のスピン注入/検出源を持つ四端子デバイスにおいて様々な測定を行い、先に紹介したユニバーサルな論理を用いてスピン依存信号の解析を行い、その妥当性が示された。